

申請日期	91 4 10
案 號	91107158
類 別	H01L 23/8

A4  
C4

538512

(以上各欄由本局填註)

發 明 專 利 說 明 書 <del>新 型</del>		
一、發明 名稱	中 文	利用疊構式光阻影像轉移之封裝用載板製程
	英 文	
二、發明 創作人	姓 名	黃 勝 川
	國 籍	中 華 民 國
	住、居所	桃園縣大園鄉文化街 40 號
三、申請人	姓 名 (名稱)	景碩科技股份有限公司 KINSUS
	國 籍	中 華 民 國
	住、居所 (事務所)	桃園縣新屋鄉中華路 1245 號
	代 表 人 姓 名	童 子 賢

裝  
訂  
線

## 四、中文發明摘要（發明之名稱：

)

## 利用疊構式光阻影像轉移之封裝用載板製程

本發明係關於一種利用疊構式光阻影像轉移之封裝用載板製程，其係於載板表面之薄銅層上以第一次光阻影像轉移及鍍銅手段製成圖案化銅質導體線路後，再利用第二次光阻影像轉移定義出載板導體線路上須作電鍍鎳金表面處理之區域位置，並實施電鍍鎳金，再將前述二次疊層之光阻一併移除，以及蝕除位於導體線路間相連之極薄銅層後，再被覆防焊阻劑；藉此，利用疊構式光阻影像轉移之技術手段，使該封裝用載板具有無電鍍導線、低成本之優點，且讓防焊阻劑下無鍍鎳金，維持該防焊阻劑於銅質導體線路上之良好被覆結合力。

## 英文發明摘要（發明之名稱：

)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

## 五、發明說明 ( / )

本發明係關於一種利用疊構式光阻影像轉移之封裝用載板製程，尤指一種利用疊構式光阻影像轉移之技術手段，產製無電鍍導線、低成本，且防焊阻劑下保持在原來導線線路銅面上之封裝載板製程設計。

由於電子產品朝向於輕薄短小之發展趨勢，時下如：PBGA、Cavity Down BGA、MCM、CSP 及 Flip-Chip BGA 之類的電子產品為因應此一型體縮小化之趨勢，其用以外部電性連接的封裝載板(Packaging Substrate)上的佈線也相對地越趨於細密化，因此，如何提高封裝載板之佈線密度，係為載板製作上一項重要的課題。

又，前述之封裝載板製作，除於其上設置細密的圖案化線路外，且該導線線路上各 I/O 接點(如：Bonding Pad、Bump Pad 及 Ball pad 等)為提昇其與晶片或焊接凸塊等電性連接之穩固性以及防止銅質導線線路氧化，需再經鍍鎳金層以及印製防焊阻劑等表面處理(Surface Finish)製程，來確保該載板之導線線路安定性。

目前習知電鍍鎳金表面處理之作法概係於具圖案化銅質線路的載板(20)表面上施作圖案化防焊阻劑(Solder Resist)(圖未示)之後，利用其線路中預設的延伸至載板周圍的電鍍導線(Plating Bus)(21)作為電鍍之導電路徑進行電鍍，如第三圖所示，使該載板(20)上外露於防焊阻劑外之各 I/O 接點(22)上鍍設一層特定厚度的鎳金層(圖未示)。

前述鍍鎳金表面處理之製程作法雖可達到在導線線路

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(二)

上各 I/O 接點鍍設鎳金層之目的，然而，該習知電鍍鎳金表面處理之作法，為利於電鍍之進行，需令其所有 I/O 接點另設電鍍導線延伸至載板週圍作為電鍍之導電路徑，因此，此複數預設電鍍導線將佔據載板上可佈線之空間，相對減少該高密度載板佈線之可利用空間，讓其佈線密度無法提昇；另一方面，電子產品於作用時，該電鍍導線易受側鄰導線線路訊號傳輸之影響而起感應作用，於該電鍍導線末端形成訊號回溯產生干擾雜訊的問題，而降低該電子產品的功能品質。

因此，目前業界另有人採取 FBG(Full Body Gold)製程生產載板產品以因應時代需求，該 FBG 製程係令載板基材全面鍍金後，經蝕刻製程產生圖案化之導線線路，再覆蓋防焊阻劑之工法設計。

前述 FBG 製程工法雖為無電鍍導線(Busless Plating)設計，可提高其佈線密度以及解決雜訊回溯等相關問題。然而，該製程係採取全圖案鍍金導線線路設計，其鍍金面積約為前述製程的 4~5 倍，而金為貴金屬，相對造成成本高漲問題，而且因金與防焊阻劑間之結合力不及於銅面與防焊阻劑間之結合力，導致該封裝載板易出現防焊阻劑剝離之情事，其產品可靠度為業界所擔心。

因此，有鑑於前述二種習知方法各有佈線密度受到限制或成本過高及防焊阻劑可靠度招受質疑等問題，故本發明之主要目的在於提供一種無電鍍導線、低成本，且使防焊阻劑保持在原來導線線路銅面上之「利用疊構式光阻影

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

### 五、發明說明(3)

像轉移之封裝用載板製程」設計，以改善前述二習知方法之缺點。

為達前揭目的，本發明所提出之利用疊構式光阻影像轉移之封裝用載板製程設計，係於載板表面之薄銅層上，以第一次光阻影像轉移及鍍銅手段製成圖案化銅質導體線路後，再利用第二次光阻影像轉移手段定義出載板導體線路上須電鍍鎳金區域，並實施電鍍鎳金層，再將前述二次疊層之光阻一併移除，以及蝕除位於導體線路間相連之薄銅層後，再被覆防焊阻劑；藉此，利用前述疊構式光阻影像轉移之技術手段，使該封裝用載板具有無電鍍導線、低成本之優點，且因防焊阻劑下方無鍍鎳金，故可維持該防焊阻劑於銅質導線線路上，而具有良好被覆結合力。

為使 貴審查委員能進一步瞭解本發明具體之設計及其他目的，茲 附以圖式詳細說明如后：

#### (一) 圖式部份：

第一圖 A～H：係本發明載板製程之流程示意圖。

第二圖：係本發明製造之載板局部平面示意圖。

第三圖：係習用具電鍍導線之載板未設防焊阻劑前之局部平面示意圖。

#### (二) 圖號部份：

(10) 載板基材

(11) 底銅層

(12) 光阻

(13) 銅層

(14) 光阻

(15) I/O 接點

(16) 鎳金層

(17) 防焊阻劑

## 五、發明說明 ( 4 )

( 1 8 ) 導體線路

( 2 0 ) 載板基材

( 2 2 ) I/O 接點

( 2 1 ) 電鍍線路

有關本發明利用疊構式光阻影像轉移之封裝用載板製程具體實施設計，請參閱第一圖所示，其包括：

於載板基材 ( 1 0 ) 表面上設薄底銅層 ( 1 1 ) ，如第一圖 A 所示；

以第一次光阻 ( 1 2 ) 影像轉移手段定義出導體線路的鍍銅區域 ( A ) ，如第一圖 B 所示；

於該鍍銅區域 ( A ) 鍍設銅層 ( 1 3 ) 構成導體線路，如第一圖 C 所示；

以第二次光阻 ( 1 4 ) 影像轉移手段定義出 I/O 接點 ( 1 5 ) 預定鍍鎳金區域 ( B ) ，如第一圖 D 所示；

於各 I/O 接點 ( 1 5 ) 上電鍍鎳金層 ( 1 6 ) ，如第一圖 E 所示；

光阻 ( 1 2 ) ( 1 4 ) 剝除，如第一圖 F 所示；

蝕除線路間相連處之薄底銅層 ( 1 1 ) ，如第一圖 G 所示；以及

印製圖案化之防焊阻劑 ( 1 7 ) ，如第一圖 H 所示，而完成該封裝載板之製作。

前述中，本發明所用之影像轉移光阻 ( 1 2 ) ( 1 4 ) 可資利用的材料為乾膜 (Dry Film)、濕膜 (Liquid Film)、防焊材 (Solder Mask) 或為可移除之感光型樹脂

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線



## 五、發明說明(5)

(Removable UV Curing Resin)、．．．等。

前述載板基材(10)表面設薄底銅層(11)之步驟，可於載板基板(10)表面被覆銅層後，利用研磨、化學蝕刻或其他技術手段降低其厚度而成為極薄的底銅層(11)，該薄底銅層(11)厚度約 $1\sim 5\mu\text{m}$ 為最佳，以利於後續蝕除連接於線路間之薄底銅層(11)步驟。

前述中，第一次及第二次光阻影像轉手段之重疊光阻(12)(14)，係於光阻剝除之步驟中一併予以移除。

經由前述相關技術說明後，當可歸納出本發明係利用第一次光阻影像轉移手段定義出導體鍍銅，第二次光阻影像轉移手段於預定電鍍鎳金表面處理之區域位置並予電鍍鎳金層後，再行被覆防焊阻劑，使該載板在此疊構式光阻影像轉移技術手段下，完成其無電鍍導線及且防錐阻劑下方無鍍鎳金之構造。

以此發明設計與前揭二習用製程相比較，可以歸納出本發明之優點至少包括有：

1、與習用第一種具電鍍導線之製程比較：本發明之製程結束後即完全移除載板基材(10)上的電鍍導線，僅留導體線路(18)，如第二圖所示，更可多出空間增加其它 I/O 佈局需求的應用，在不改變載板面積下增加其佈線密度，以符合高密度載板時代需求，且本發明既已移除電鍍導線，同時解決既有製程因電鍍導線末端訊號回溯產生干擾雜訊的問題。

## 五、發明說明（ 6 ）

2、與習用第二種無電鍍導線之製程比較：本發明之製程僅於露出防焊阻劑外之各 I/O 接點鍍上鎳金層，相較於第二種全面鍍金之 FBG 製程，不但可省下大量鍍金成本，且係以潛藏於防焊阻劑下方之線路以及大銅面直接與防焊阻劑接觸，使其結合力遠優於以金面與防焊阻劑接觸之 FBG 製程產品，且更可提昇其產品可靠度。

綜上所述，本發明在其所屬之技術領域中，不僅未曾見及有任何類似之設計，且本發明提供一種較於習用各製程更具產業利用性之設計，因此，本發明符合發明專利之要件，爰依法具文提出申請。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線



## 六、申請專利範圍

1、一種利用疊構式光阻影像轉移之封裝用載板製程，其包括：

於載板基材表面上設薄底銅層；

以第一次光阻影像轉移手段定義出導體線路鍍銅區域；

於該鍍銅區域鍍銅；

以第二次光阻影像轉移手段定義出預定 I/O 接點鍍鎳金區域；

於各 I/O 接點上電鍍鎳金；

光阻剝除；

蝕除線路間相連之薄底銅層；以及

印製圖案化之防焊阻劑，完成該封裝載板之製作。

2、如申請專利範圍第 1 項所述之利用疊構式光阻影像轉移之封裝用載板製程，其中載板基材表面上先被覆銅層後，再利用降低厚度的技術手段成為極薄的底銅層。

3、如申請專利範圍第 2 項所述之利用疊構式光阻影像轉移之封裝用載板製程，其中設於載板基材表面上的薄底銅層厚度約  $1\sim 5\mu m$ 。

4、如申請專利範圍第 1 或 2 項所述之利用疊構式光阻影像轉移之封裝用載板製程，其中載板基材表面上被覆之銅層利用研磨手段降低其厚度成為極薄的底銅層。

5、如申請專利範圍第 1 或 2 項所述之利用疊構式光阻影像轉移之封裝用載板製程，其中載板基材表面上被覆之銅層利用化學蝕刻手段降低其厚度成為極薄的底銅層。

## 六、申請專利範圍

6、如申請專利範圍第1或2項所述之利用疊構式光阻影像轉移之封裝用載板製程，其中影像轉移光阻的材料為乾膜(Dry Film)。

7、如申請專利範圍第1或2項所述之利用疊構式光阻影像轉移之封裝用載板製程，其中影像轉移光阻的材料為濕膜(Liquid Film)。

8、如申請專利範圍第1或2項所述之利用疊構式光阻影像轉移之封裝用載板製程，其中影像轉移光阻的材料為防焊材(Solder Mask)。

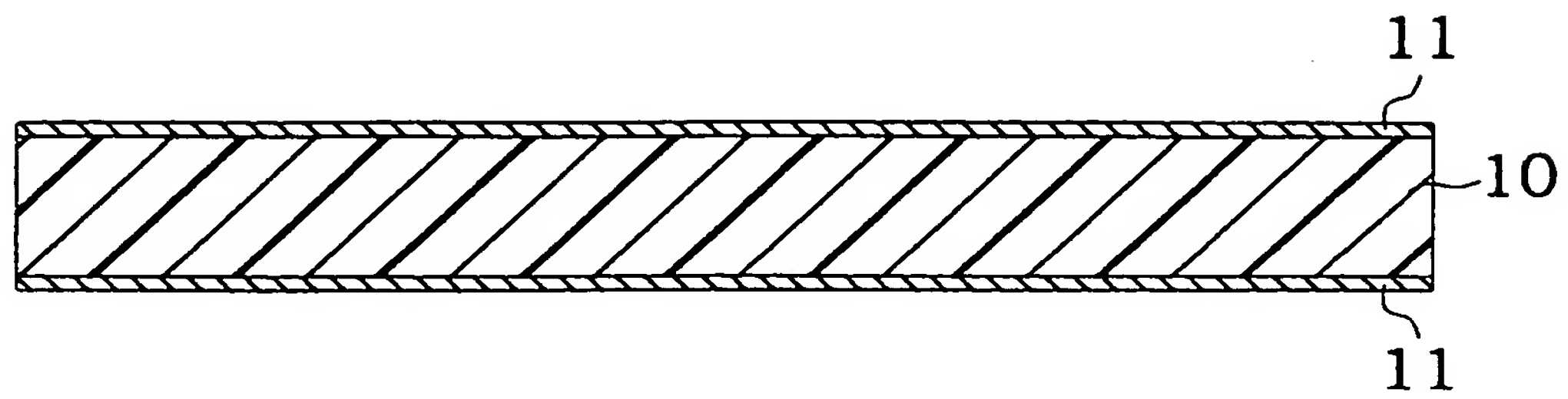
9、如申請專利範圍第1或2項所述之利用疊構式光阻影像轉移之封裝用載板製程，其中影像轉移光阻的材料為可移除之感光型樹脂(Removable UV Curing Resin)。

10、如申請專利範圍第1或2項所述之利用疊構式光阻影像轉移之封裝用載板製程，其中第一次及第二次光阻影像轉移手段之重疊光阻，係於光阻剝除步驟中一併予以移除。

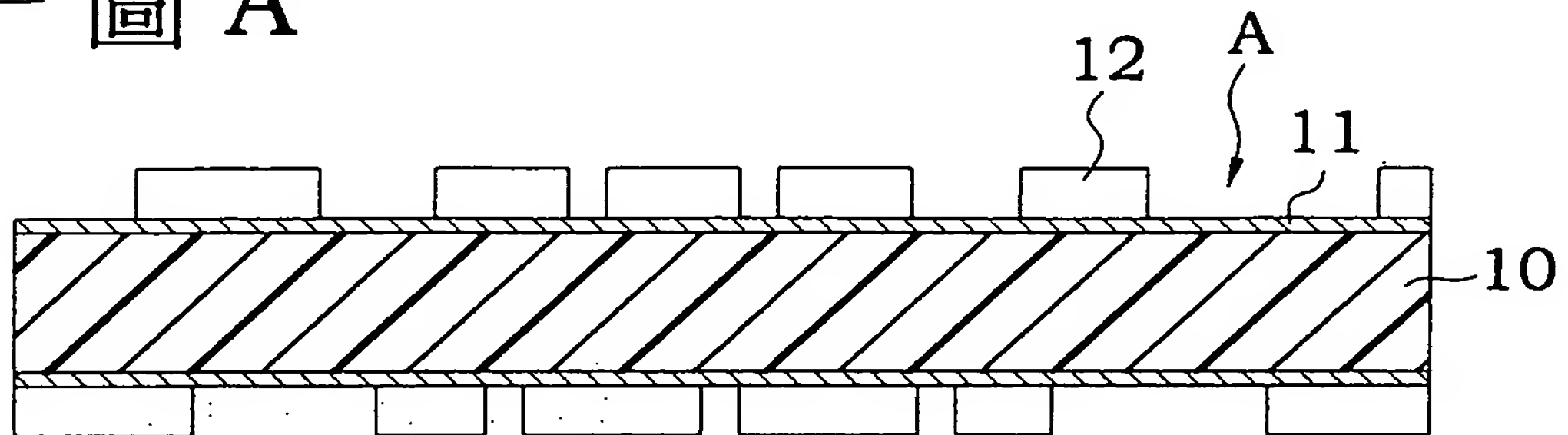
(請先閱讀背面之注意事項再填寫本頁)

裝

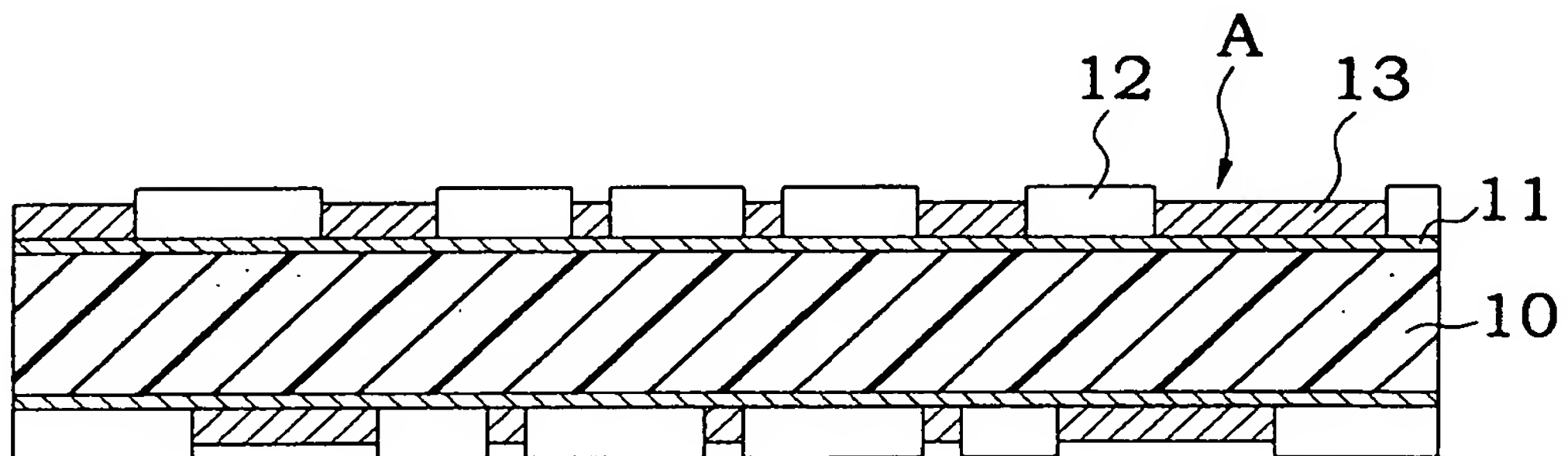
訂



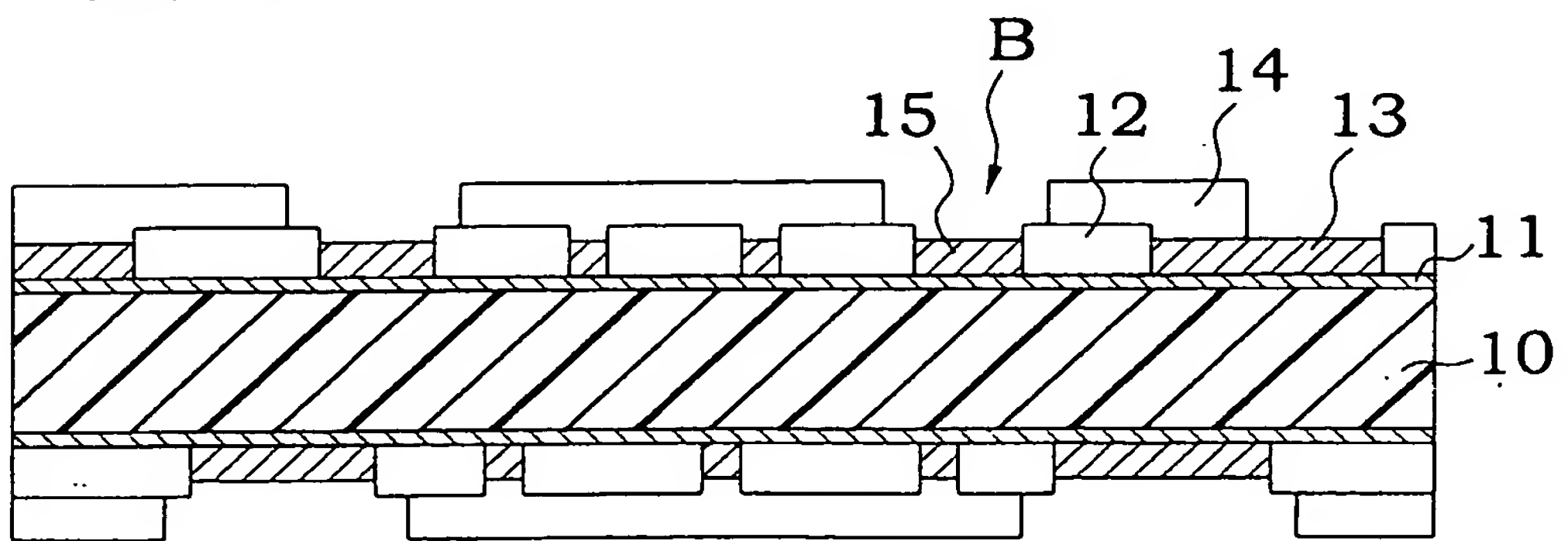
第一圖 A



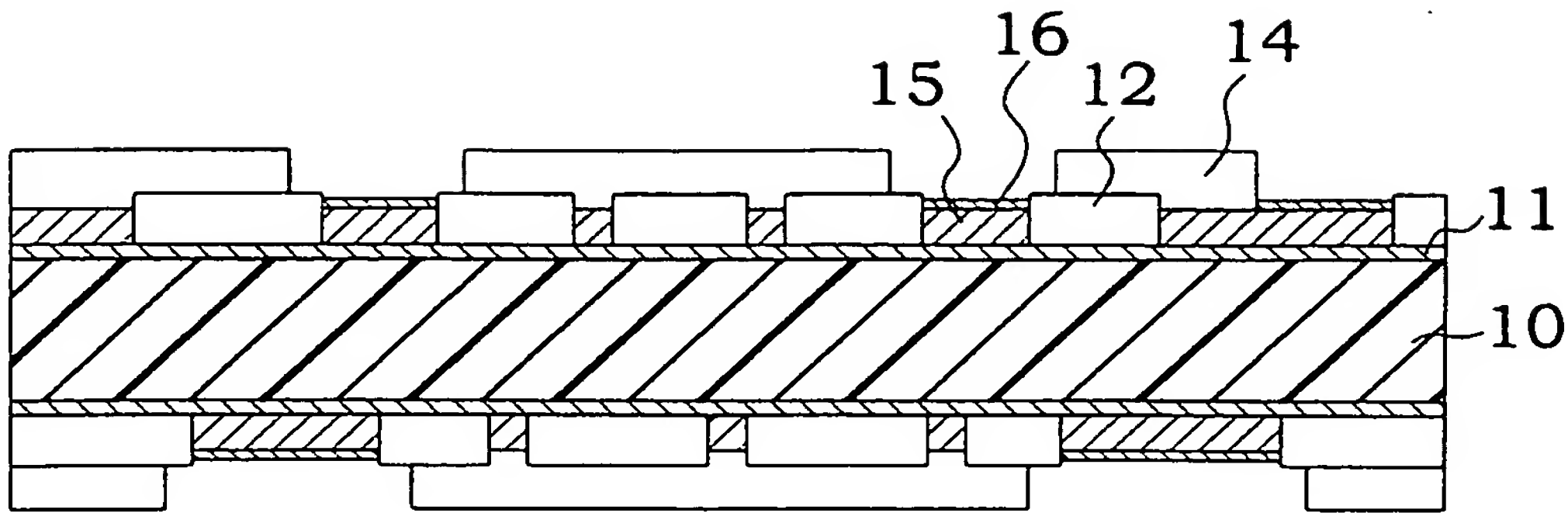
第一圖 B



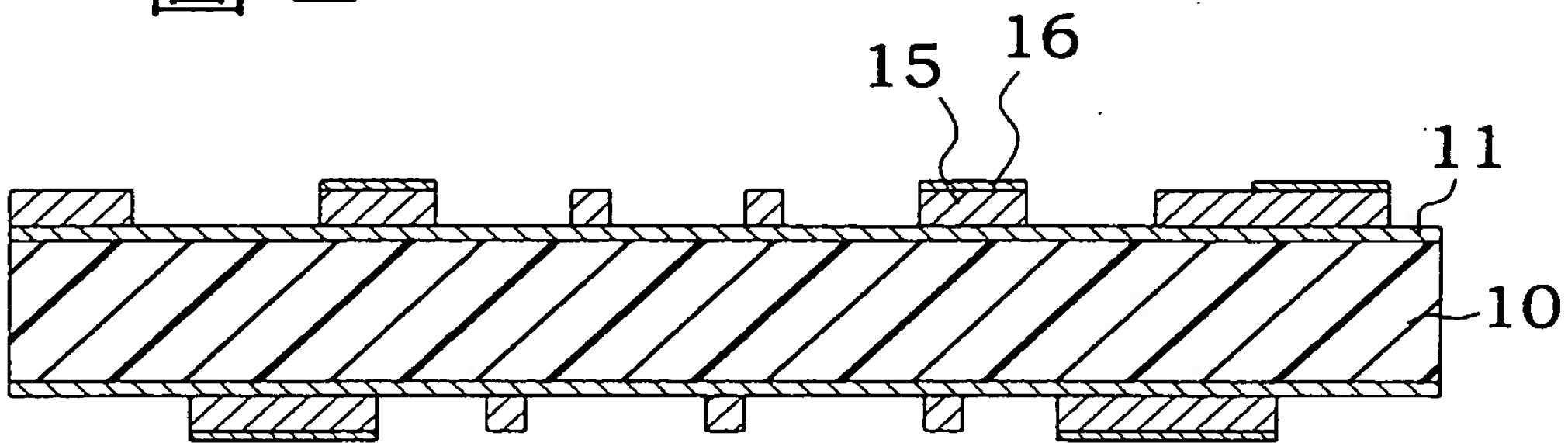
第一圖 C



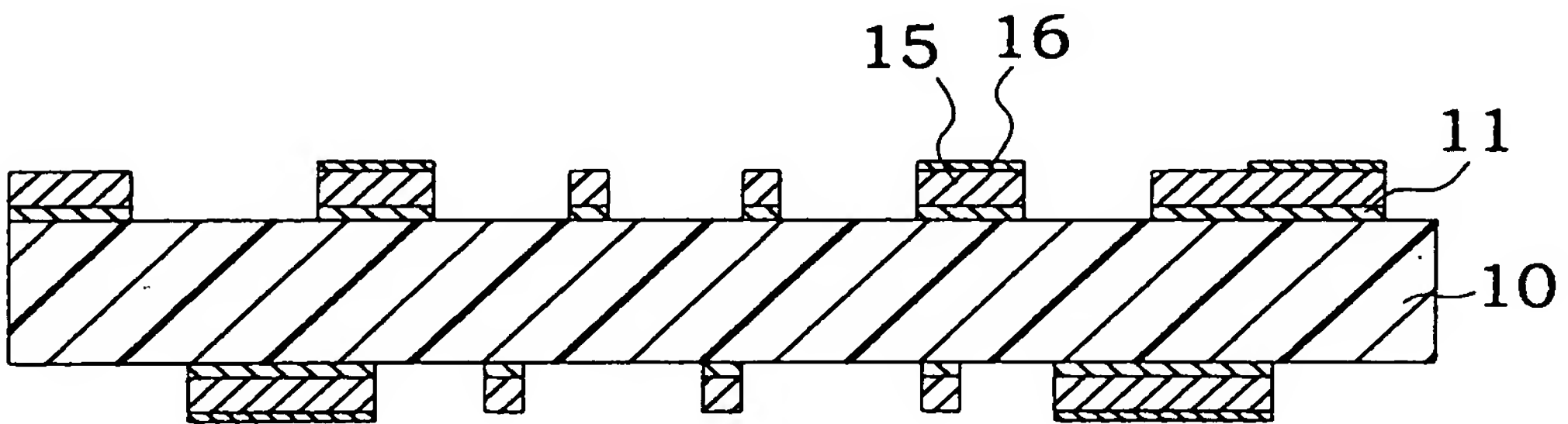
第一圖 D



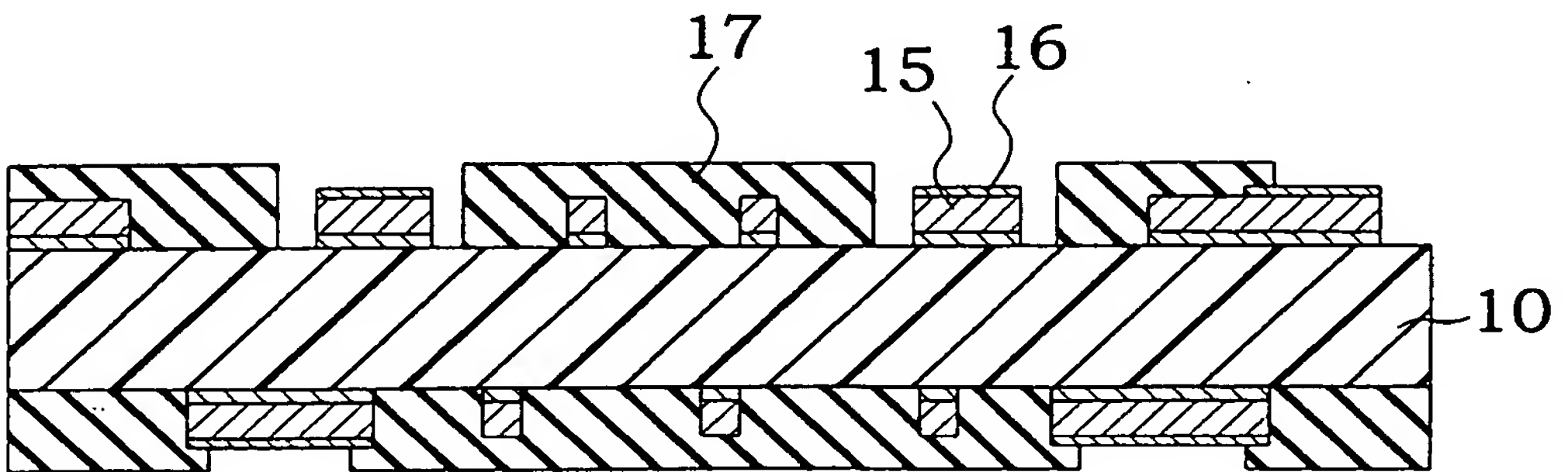
第一圖 E



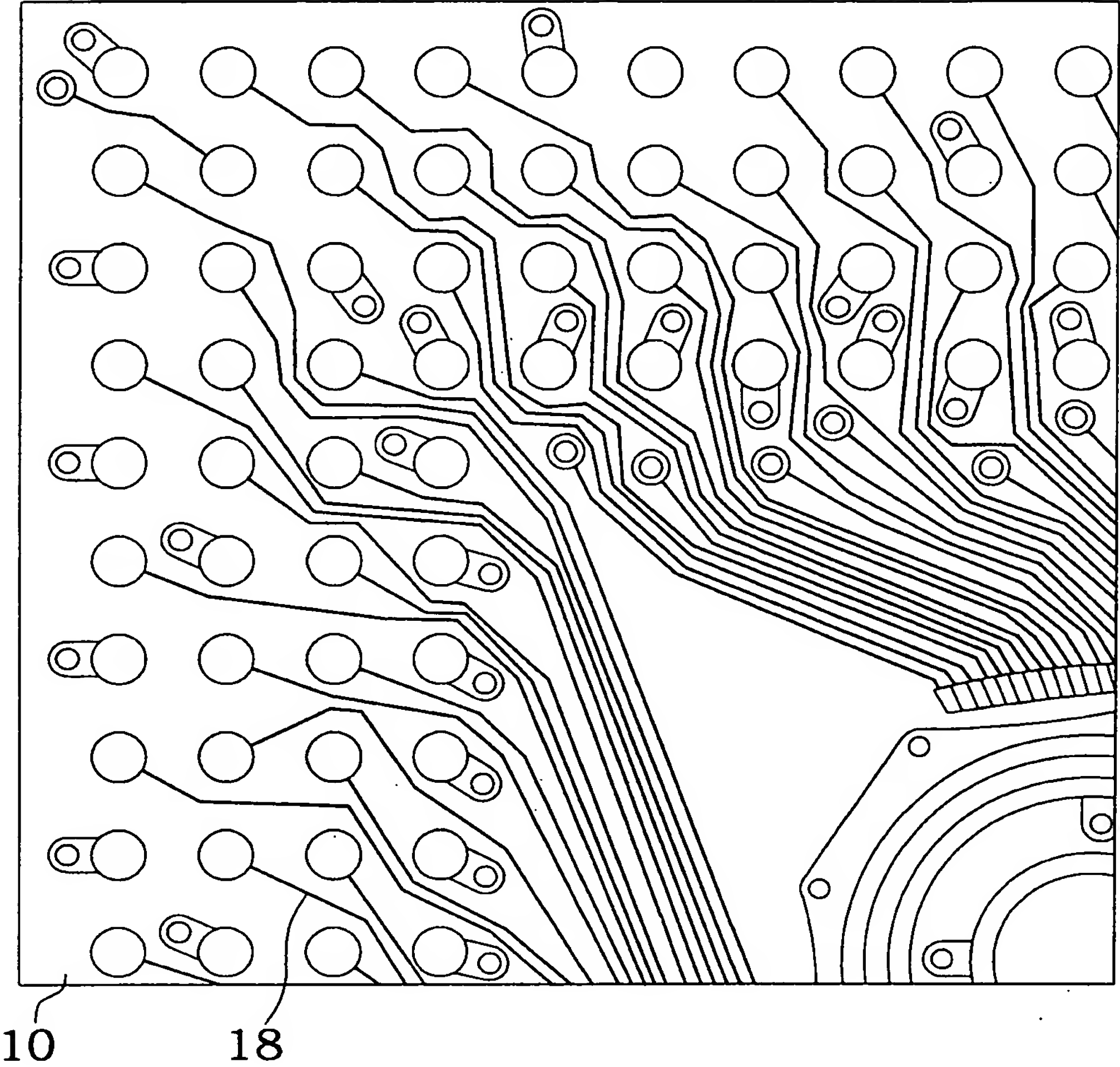
第一圖 F



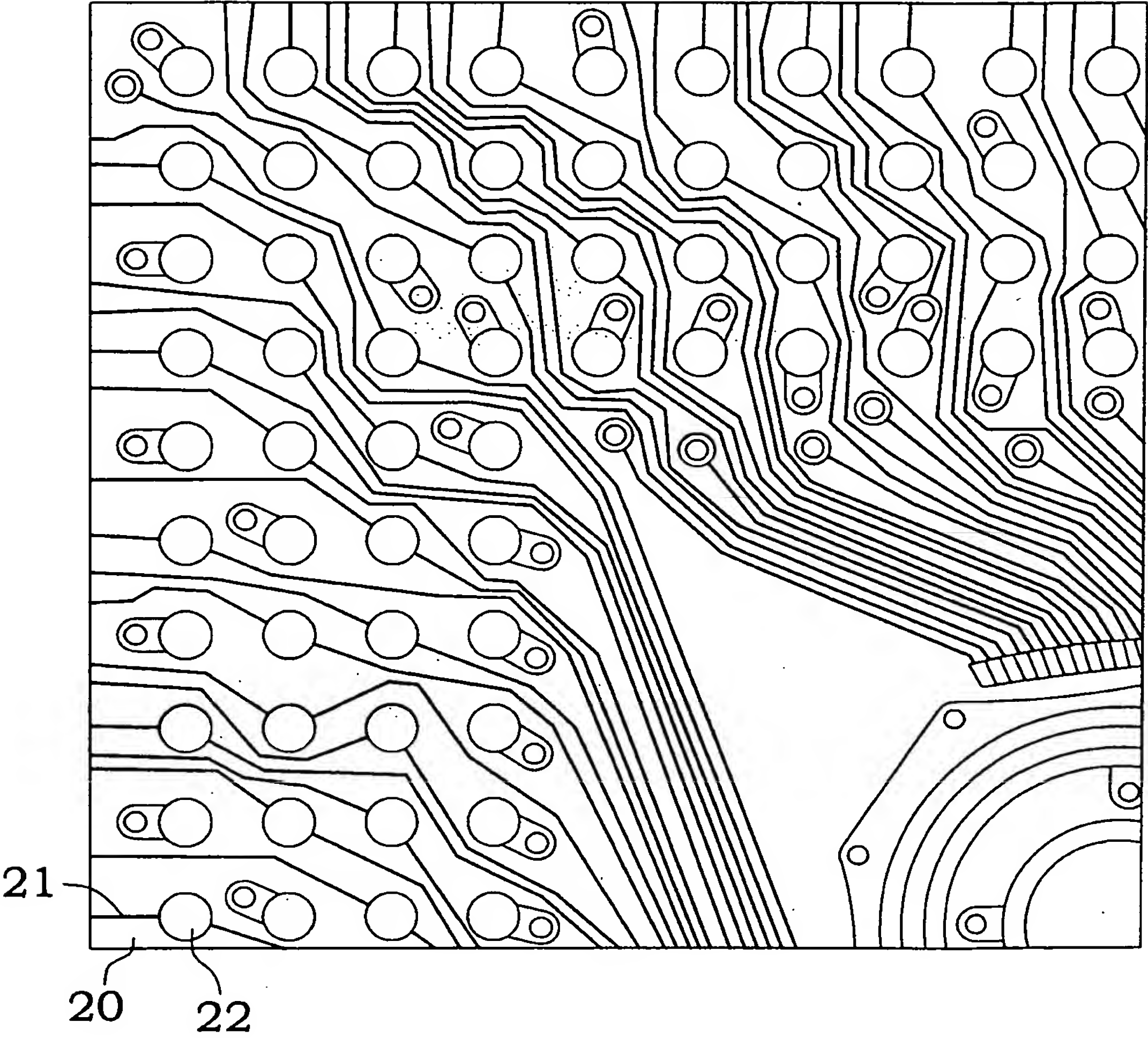
第一圖 G



第一圖 H



第二圖



第三圖